

Typ	Bestellnummer	Gehäuse
TBB 200	Q67100-H8215	P-DIP-14
☒ TBB 200 G	Q67100-H8216	P-DSQ-14 (SMD)

Der TBB 200 ist ein CMOS-IC, der speziell für den Einsatz in Funkgeräten und Telefonen entwickelt wurde. Er ist sowohl für einfache Frequenzsynthese als auch für Dual-Modulus-Synthese geeignet.

**Eigenschaften**

- Bit-serielle Steuerung mit 2 Leitungen (I<sup>2</sup>C-Bus)
- Modulus-Umschaltung
- Spannungsverdoppler für hohe Phasendetektor-Ausgangsspannung
- Linearisierung des Phasendetektorausgangs durch Stromquellen
- Hohe Eingangsempfindlichkeit (50 mV), hohe Eingangsfrequenzen (70 MHz), bei Single-Modulus-Betrieb (bei  $U_{DD} = 5\text{ V}$ ,  $T_U = 25\text{ °C}$ )
- geringe Betriebsstromaufnahme (2 mA)
- Standby-Schaltung
- Extrem schneller Phasendetektor mit sehr kurzem Antibacklash-Impuls
- Linearisierung des Phasendetektorausgangs durch Stromquellen
- Große Teilverhältnisse
  - A-Teiler 1 bis 127
  - N-Teiler 3 bis 4095
  - R-Teiler 3 bis 65535
- Polarität und Nachstimmteilheit des Phasendetektors umschaltbar
- PORT-Ausgang ansprechbar über I<sup>2</sup>C-Bus z. B.
  - für Standby des Prescalers
  - für Programmierung des Prescalers (128 bzw. 64)
- Lockdetektausgang

### Schaltungsbeschreibung

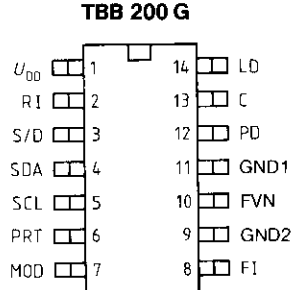
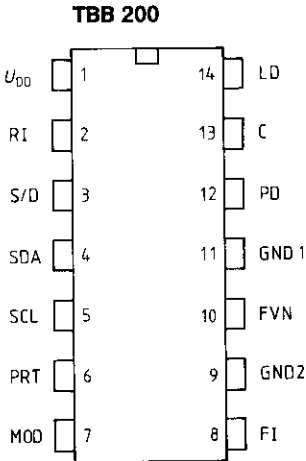
Der TBB 200 ist ein komplexer PLL-Baustein in CMOS-Technologie für prozessorgesteuerte Frequenzsynthese. Der Anschluß S/D bestimmt die Betriebsart **Single-** bzw **Dual-**Modulus Betrieb. Die Funktionseinstellung und Wahl der Teilverhältnisse erfolgt dabei über eine I<sup>2</sup>C-Bus-Schnittstelle (Philips Lizenz) an den Anschlüssen SDA und SCL. Der Ausgangsport PRT ermöglicht die Steuerung (z. B. Standby) weiterer Schaltungen. Die Referenzfrequenz wird am Eingang RI eingespeist; sie darf max. 30 MHz betragen. Die VCO-Frequenz wird am Eingang FI eingespeist, im Single-Modulus-Betrieb darf sie max. 70 MHz und im Dual-Modulus-Betrieb max. 30 MHz betragen. Die PLL kann wahlweise mit oder ohne internen Spannungsverdoppler betrieben werden, je nach erforderlicher Frequenzvariation (Varicap). Bei Betrieb mit einem Spannungsverdoppler ist eine Kapazität von typ. 1-10 µF (MKH) am Anschluß C anzuschließen. C muß geerdet werden, wenn der Spannungsverdoppler außer Betrieb ist.

Der Ausgang PD liefert das Phasendetektorsignal mit besonders kurzen Antbacklash-Impulsen zur Ausregelung kleinster Phasenabweichungen. Ausgang LD liefert ein Lock-Detektor-Signal und Ausgang FVN die heruntergeteilte VCO-Frequenz. LD und FVN sind open-drain-Ausgänge.

Mittels eines kurzen Telegramms (3 Byte) über I<sup>2</sup>C-Bus kann der Baustein in einen Standby-Mode gebracht werden. Je nach Art des Standby-Modes liegt die Ruhestrom-Aufnahme unter 1 µA. Aus diesem Zustand kann die PLL mit einem Befehl wieder aktiviert werden. Ein Nachladen der R, N, A-Teiler und sonstiger Informationen ist nicht notwendig, da sie intern abgespeichert sind.

Betriebsart	S/D	MOD
Single-modulus	L	(nicht aktiviert)
Dual-modulus	H	L/H

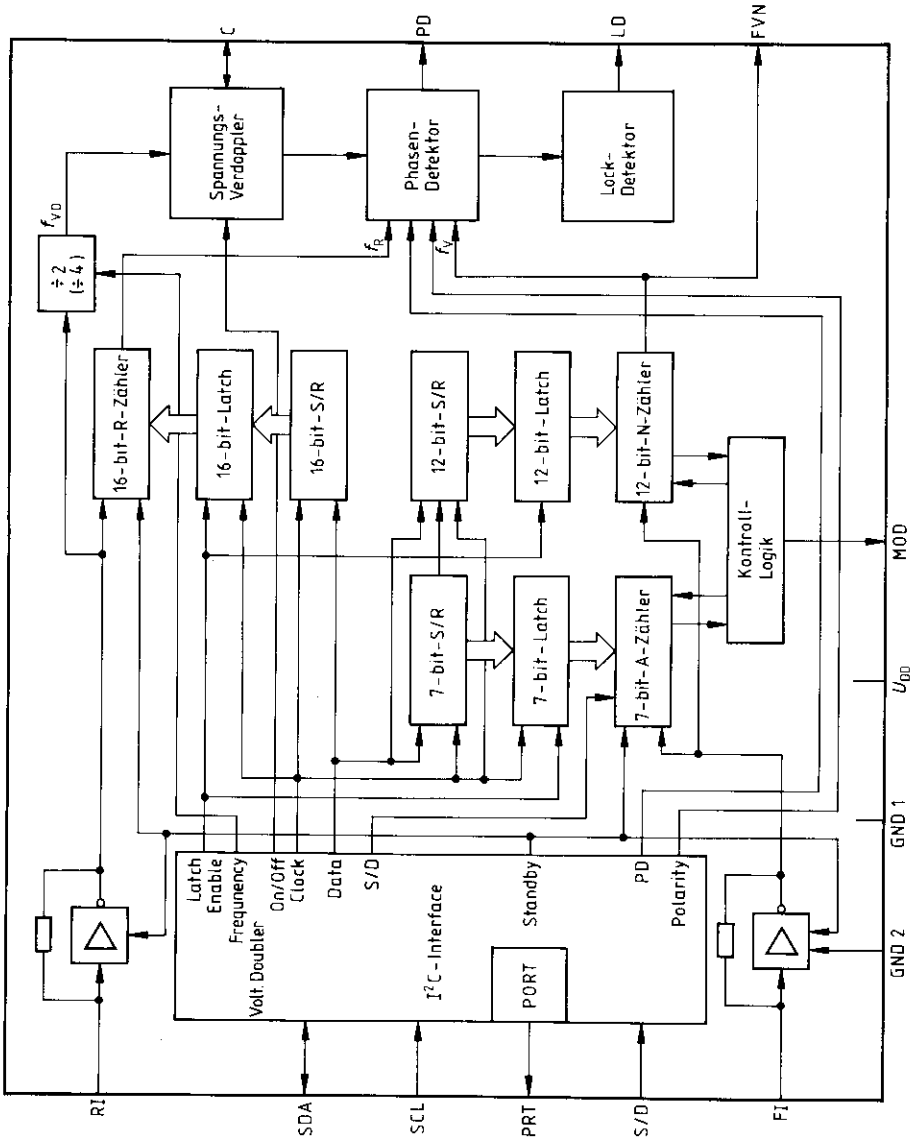
**Anschlußanordnungen**  
(Ansicht von oben)



**Anschlußbelegung**

Anschluß	Symbol	Funktion
1	$U_{DD}$	Speisespannung
2	RI	Referenz-Frequenz
3	S/D	Betriebsart (Single Modulus/Dual Modulus)
4	SDA	I <sup>2</sup> C-Bus-Daten
5	SCL	I <sup>2</sup> C-Bus-Takt
6	PRT	PORT-Ausgang
7	MOD	Modulus-Kontrolle
8	FI	VCO-Frequenz
9	GND 2	Masse, FI-Vorverstärker
10	FVN	Vergleichs-Frequenz
11	GND 1	Masse
12	PD	Phasendetektor
13	C	Spannungsverdopplungs-Kapazität
14	LD	Lock-Detektor

Blockschaltbild



**Grenzdaten**

$T_U = 40^\circ\text{C}$  bis  $+85^\circ\text{C}$

Bezeichnung	Symbol	min.	typ.	max.	Einheit	Anmerkungen
Speisespannung	$U_{DD}$	-0,3		6	V	Ausnahme: C (intern erzeugt)
Eingangsspannung	$U_{IM1}$	-0,3		$U_{DD}+0,3$	V	
Ausgangsspannung an C	$U_{IM2}$	$-U_{DD}$		0	V	
Verlustleistung je Ausgang	$P_Q$			10	mW	
Gesamtverlustleistung	$P_{tot}$			300	mW	
Umgebungstemperatur	$T_U$	-40		85	$^\circ\text{C}$	
Lagertemperatur	$T_{stg}$	-50		125	$^\circ\text{C}$	

**Funktionsbereich**

Speisespannung	$U_{DD}$	3	5	5,5	V	
Speisestrom Single Mode	$I_{DD}$		2,5	3,5	mA	①
Dual Mode	$I_{DD}$		2	3	mA	②
Stand-By	$I_{DD}$			1	$\mu\text{A}$	④
Stand-By Vorverst. ein/ Teiler aus	$I_{DD}$		1,5		mA	③
Umgebungstemperatur	$T_U$	-40		85	$^\circ\text{C}$	

**Meßbedingungen, PLL eingerastet, RI = 10 MHz**

zu ①

$f_i = 50\text{ MHz}$   
 $U_{FI} = 150\text{ mV}_{\text{eff}}$   
 NT, RT > 1000  
 ohne Spannungs-  
 verdoppler  
 $I_{PD} = I_{PD\text{ min}}$

zu ②

$f_i = 10\text{ MHz}$   
 $U_{FI} = 500\text{ mV}_{\text{eff}}$   
 NT, RT > 1000  
 ohne Spannungs-  
 verdoppler  
 $I_{PD} = I_{PD\text{ min}}$

zu ③

$f_i = 50\text{ MHz}$   
 $U_{FI} = 150\text{ mV}_{\text{eff}}$   
 NT, RT > 1000  
 ohne Spannungs-  
 verdoppler  
 Ausgangsbeschaltung  
 siehe Meßschaltung

zu ④

Ausgangsbeschaltung siehe Meßschaltung  
 Eingänge RI, FI offen  
 $U_{IH\text{ min}} \text{ (SDA, SCL): } U_{DD} - 0,5\text{ V}$   
 $U_{IH\text{ max}} \text{ (SDA, SCL): } U_{DD}$

**Kenndaten**
 $U_{DD} = 4,5 \text{ V bis } 5,5 \text{ V}; T_U = -40^\circ\text{C bis } +85^\circ\text{C}$ 

Bezeichnung	Symbol	Prüfbedingungen	min.	max.	Einheit
-------------	--------	-----------------	------	------	---------

**Eingangssignale SDA, SCL**

H-Eingangsspannung	$U_{IH}$	$U_I = U_{DD} = 5,5 \text{ V}$	$0,7 \times U_{DD}$	$U_{DD}$	V
L-Eingangsspannung	$U_{IL}$		0	$0,3 \times U_{DD}$	V
Eingangskapazität	$C_I$		10	10	pF
Eingangsstrom	$I_I$		10	10	$\mu\text{A}$

**Eingangssignal S/D**

H-Eingangsspannung	$U_{IH}$	$U_I = U_{DD} = 5,5 \text{ V}$	$0,7 \times U_{DD}$	$U_{DD}$	V
L-Eingangsspannung	$U_{IL}$		0	$0,3 \times U_{DD}$	V
Eingangskapazität	$C_I$		10	10	pF
Eingangsstrom	$I_I$		10	10	$\mu\text{A}$

**Eingangssignal RI**

Eingangsfrequenz	$f_I$	$U_{DD} = 4,5 \text{ V}$	100	30	MHz
Eingangsspannung	$U_I$	(Sinus)*		10	$\text{mV}_{\text{eff}}$
Eingangskapazität	$C_I$			10	pF
Eingangsstrom	$I_I$	$U_I = U_{DD} = 4,5 \text{ V}$		10	$\mu\text{A}$

**Eingangssignal FI (Dual-Modulus)**

Eingangsfrequenz	$f_I$	$U_{DD} = 4,5 \text{ V}$	0,1	30	MHz
Eingangsspannung	$U_I$	(Sinus)*		50	$\text{mV}_{\text{eff}}$
Eingangskapazität	$C_I$			10	pF
Eingangsstrom	$I_I$	$U_I = U_{DD} = 4,5 \text{ V}$		10	$\mu\text{A}$

**Eingangssignal FI (Single-Modulus)**

Eingangsfrequenz	$f_I$	$U_{DD} = 4,5 \text{ V}$	70	75	MHz		
Eingangsspannung	$U_I$	(Sinus)*				10	$\text{mV}_{\text{eff}}$
Eingangsfrequenz	$f_I$	$U_{DD} = 3 \text{ V}$	100	10	MHz		
Eingangsspannung	$U_I$	(Sinus)				100	$\text{mV}_{\text{eff}}$
Eingangskapazität	$C_I$					10	pF
Eingangsstrom	$I_I$	$U_I = U_{DD} = 4,5 \text{ V}$				10	$\mu\text{A}$

**Ausgangssignal SDA**

L-Ausgangsspannung	$U_{OL}$	$I_{OL} = 3,0 \text{ mA}$ $U_{DD} = 5 \text{ V}$ $C_L = 400 \text{ pF}$		0,4	V
--------------------	----------	---	--	-----	---

\* nur Funktionsmessung,  
Eingangsempfindlichkeit: siehe Anhang

**Kenndaten**

$U_{DD} = 4,5 \text{ V bis } 5,5 \text{ V}$ ;  $T_U = -40^\circ\text{C bis } +85^\circ\text{C}$

Bezeichnung	Symbol	Prüfbedingungen	min.	typ.	max.	Einheit
-------------	--------	-----------------	------	------	------	---------

**Ausgangssignal PD<sup>1)</sup>  
(Tristate-Output)**

H-Current Mode	$I_{QH}$ $I_{QL}$	$U_{DD} = 5 \text{ V}, U_C = 0 \text{ V}$ $T_U = -25^\circ\text{C}$ bis $60^\circ\text{C}$	$\pm 1,9$ $\pm 0,475$	$\pm 2,5$ $\pm 0,625$	$\pm 3,1$ $\pm 0,775$	mA
L-Current Mode						mA
Tristate	$I_Q$			$\pm 50$		nA

**Ausgangssignal FVN  
(Open-Drain-Output)**

L-Ausgangsspannung	$U_{QL}$	$I_{QL} = 1 \text{ mA}$ $U_{DD} = 5 \text{ V}$ $C_L = 30 \text{ pF}$			0,4	V
L-Ausgangsimpulsweite	$t_{QWL}$				1/Fl	s

**Ausgangssignale MOD, PRT**

H-Ausgangsspannung	$U_{QH}$	$I_{QH} = 0,5 \text{ mA}$ $U_{DD} = 5 \text{ V}$ $I_{QL} = 0,5 \text{ mA}$ $U_{DD} = 5 \text{ V}$	$U_{DD} - 0,4$			V
L-Ausgangsspannung	$U_{QL}$				0,4	V

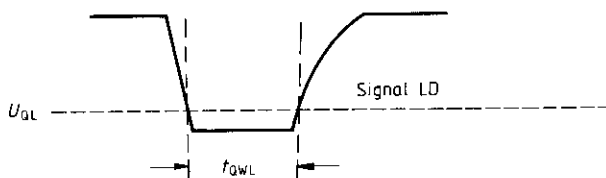
**Ausgangssignal MOD  
(N-Kanal Open-Drain)**

L-Ausgangsspannung	$U_{QL}$	$I_{QL} = 0,5 \text{ mA}$ $U_{DD} = 5 \text{ V}$			0,4	V
--------------------	----------	---	--	--	-----	---

**Ausgangssignal LD  
(Open-Drain-Output)**

L-Ausgangsspannung	$U_{QL}$	$I_{QL} = 3 \text{ mA}$ $U_{DD} = 5 \text{ V}$ $C_L = 30 \text{ pF}$			0,4	V
L-Ausgangsimpulsweite	$t_{QWL}$			20	40	ns

**Impulsdiagramm**



Bemerkungen:

1) Symmetrie:  $\frac{|I_{QN} - I_{QP}|}{I_{Q \text{ typ}}} = 20\%$

**Dynamische Kenndaten**

$U_{DD} = 5\text{ V}$ ;  $T_U = -40^\circ\text{C}$  bis  $+85^\circ\text{C}$

Bezeichnung	Symbol	Prüfbedingungen	min.	max.	Einheit
-------------	--------	-----------------	------	------	---------

**Eingangssignal RI**

Anstiegszeit	$t_{IR}$	$U_{DD} = 5\text{ V}$	5		ns
Abfallzeit	$t_{IF}$	$U_{DD} = 5\text{ V}$	5		ns
Impulsweite	$t_{IW}$	$U_{DD} = 5\text{ V}$	10		ns

**Eingangssignal FI**

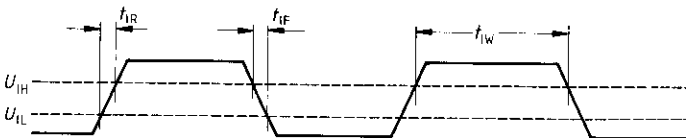
**Dual Modulus**

Anstiegszeit	$t_{IR}$	$U_{DD} = 5\text{ V}$	3,5		ns
Abfallzeit	$t_{IF}$	$U_{DD} = 5\text{ V}$	3,5		ns
Impulsweite	$t_{IW}$	$U_{DD} = 5\text{ V}$	3,5		ns

**Single Modulus**

Anstiegszeit	$t_{IR}$	$U_{DD} = 5\text{ V}$	5		ns
Abfallzeit	$t_{IF}$	$U_{DD} = 5\text{ V}$	5		ns
Impulsweite	$t_{IW}$	$U_{DD} = 5\text{ V}$	10		ns

**Impulsdiagramm**





**Dynamische Kenndaten** $U_{DD} = 5 \text{ V}$ ;  $T_U = -40^\circ\text{C}$  bis  $+85^\circ\text{C}$ 

Bezeichnung	Symbol	Prüfbedingungen	min.	typ.	max.	Einheit
-------------	--------	-----------------	------	------	------	---------

**Spannungsverdoppler**

Ausgangsspannung	$U_{QC}$	$f_{VD} = 2 \text{ MHz}$ $I_{QC} = 0 \mu\text{A}$ $U_{DD} = 5 \text{ V}$	$-U_{DD} + 0,8 \text{ V}$		$-U_{DD}$	V
	$U_{QC}$	$f_{VD} = 2 \text{ MHz}$ $I_{QC} = 100 \mu\text{A}$ $U_{DD} = 5 \text{ V}$	$-U_{DD} + 1,5 \text{ V}$		$-U_{DD}$	V
	$U_{QC}$	$f_{VD} = 2 \text{ MHz}$ $I_{QC} = 0 \mu\text{A}$ $U_{DD} = 3 \text{ V}$	$-U_{DD} + 0,8 \text{ V}$		$-U_{DD}$	V
	$U_{QC}$	$f_{VD} = 2 \text{ MHz}$ $I_{QC} = 100 \mu\text{A}$ $U_{DD} = 3 \text{ V}$	$-U_{DD} + 1,5 \text{ V}$		$-U_{DD}$	V
Stromaufnahme	$I_{VD}$	$U_{DD} = 5 \text{ V}$ $I_{QC} = 0 \mu\text{A}$ $f_{VD} = 2 \text{ MHz}$		250		$\mu\text{A}$
	$I_{VD}$	$U_{DD} = 3 \text{ V}$ $I_{QC} = 0 \mu\text{A}$ $f_{VD} = 2 \text{ MHz}$		180		$\mu\text{A}$

**Dynamische Kenndaten**

$U_S = 5\text{ V}$ ;  $T_U = -40^\circ\text{C}$  bis  $+85^\circ\text{C}$

Bezeichnung	Symbol	Prüfbedingungen	min.	max.	Einheit
-------------	--------	-----------------	------	------	---------

**Ausgangssignal PRT**

Anstiegszeit	$t_{QR}$	$C_L = 30\text{ pF}$		1	$\mu\text{s}$
Abfallzeit	$t_{QF}$	$C_L = 30\text{ pF}$		1	$\mu\text{s}$

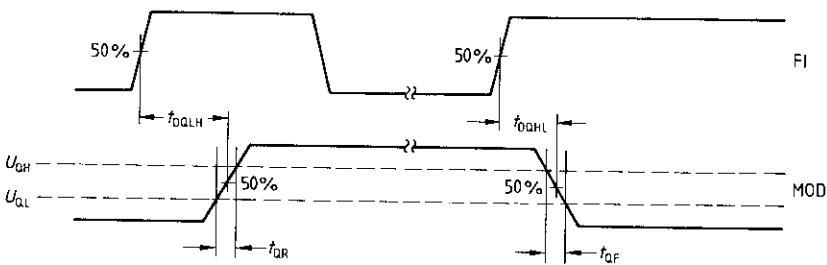
**Ausgangssignal FV**

Abfallzeit	$t_{QF}$	$C_L = 30\text{ pF}$		20	ns
------------	----------	----------------------	--	----	----

**Ausgangssignal MOD**

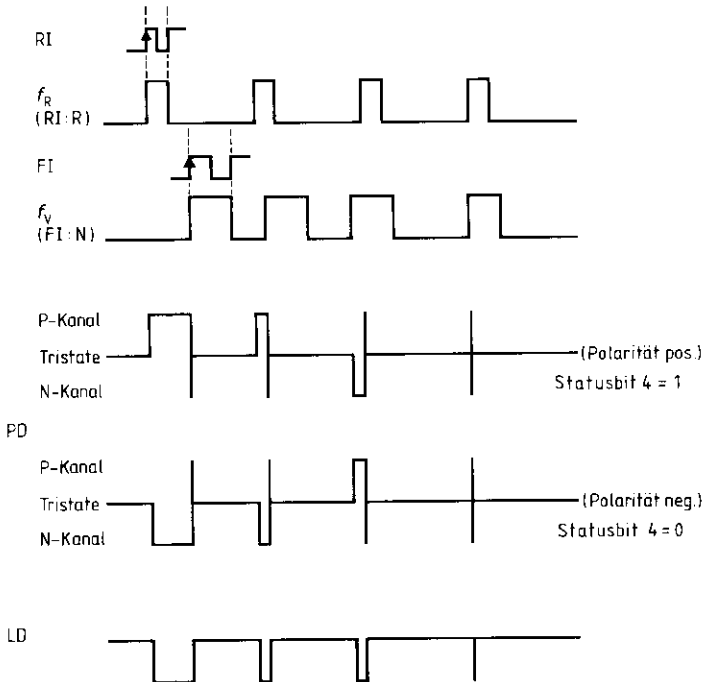
Anstiegszeit	$t_{QR}$	$C_L = 30\text{ pF}$		10	ns
Abfallzeit	$t_{QF}$	$C_L = 30\text{ pF}$		10	ns
Verzögerungszeit L-H gegen FI	$t_{DQLH}$	$C_L = 30\text{ pF}$		25	ns
Verzögerungszeit H-L gegen FI	$t_{DQHL}$	$C_L = 30\text{ pF}$		15	ns

**Impulsdiagramm**

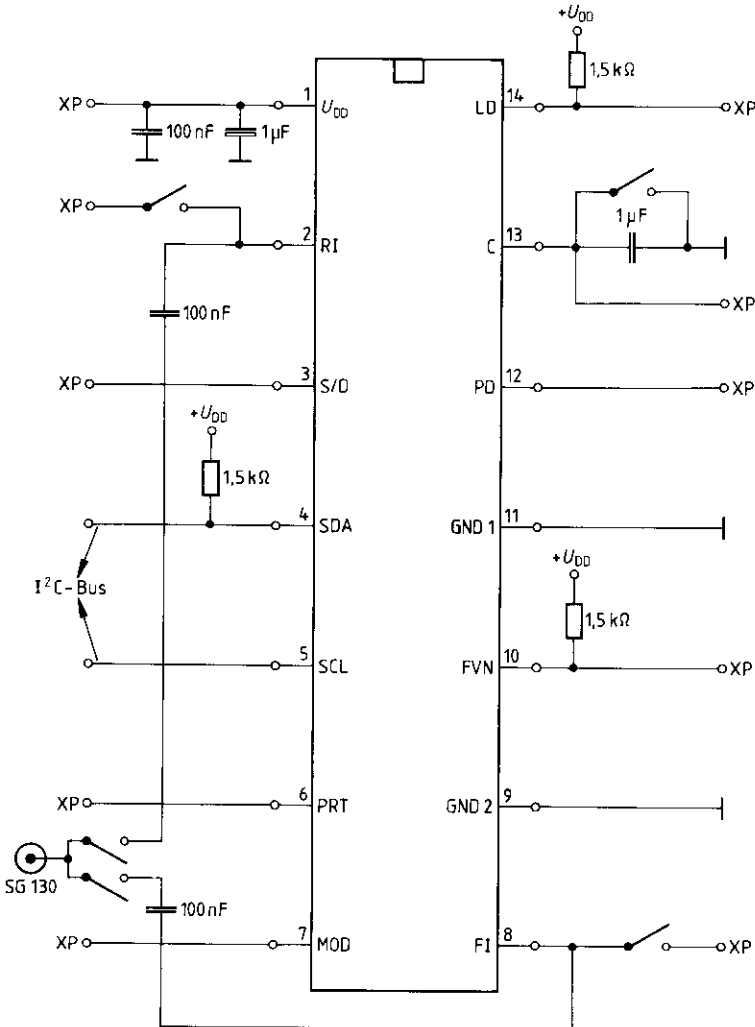


**Impulsdiagramm**

**Phasendetektor/Lockdetektor**



Meßschaltung



XP = Meß- bzw. Prüfanschluß lt. Datenblatt

SG = Signal Generator

**Eingangsempfindlichkeit Vorverstärker**

**Meßvorgang**

1. Feststellung des S/N-Verhältnisses des VCO mit CCITT-Bewertung:  
 Eingangsspannung an FI: 0 dBm  
 Eingangsfrequenz an FI:  $f_{VCO} - f_{RF}$
2. Vergrößerung der Eichleitungsdämpfung a bis -3 dB Punkt erreicht ist.  
 Empfindlichkeit  $\triangleq$  Eingangsspannung an FI

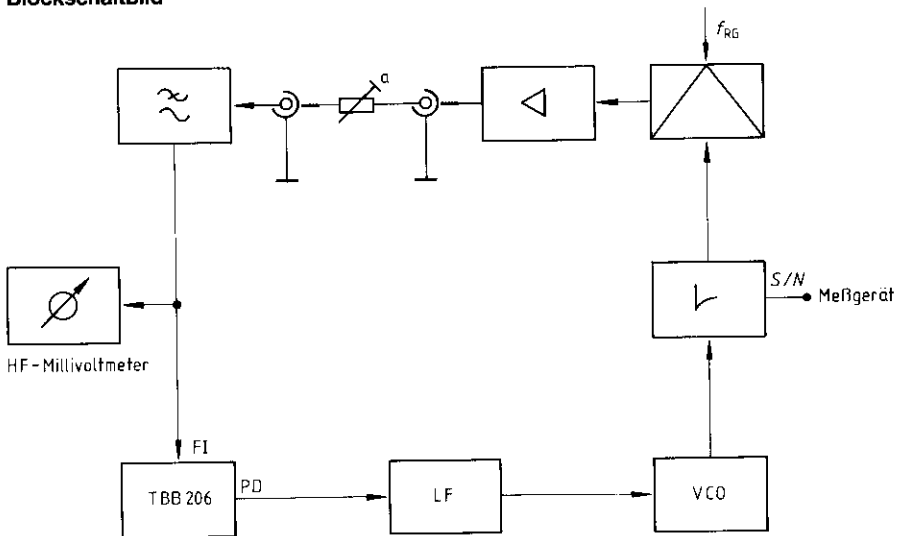
**Randbedingung:**

Die Eigenkreisfrequenz des Regelkreises muß erheblich größer sein als die obere Grenzfrequenz des CCITT-Filters.

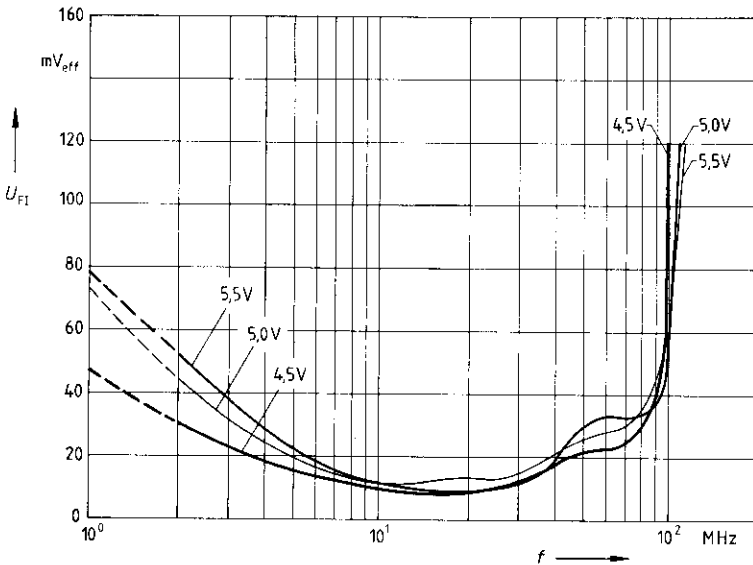
Lock-Detektor nicht beschaltet.

**Meßschaltung**

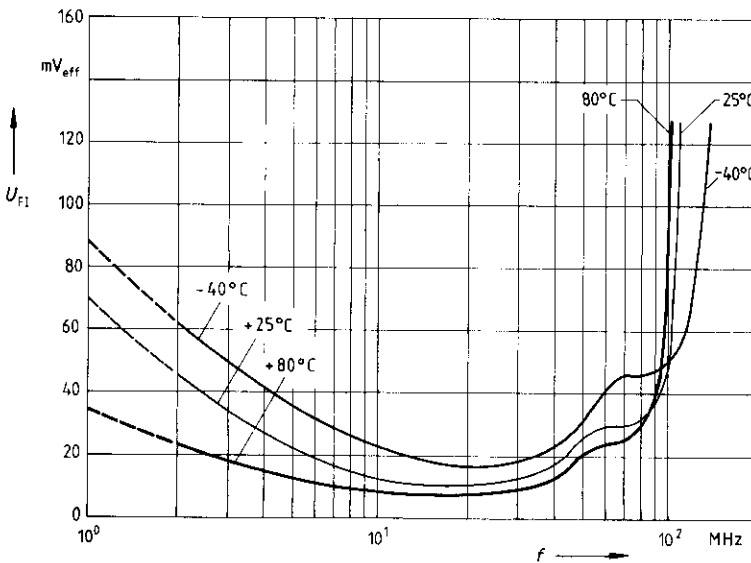
**Blockschaltbild**



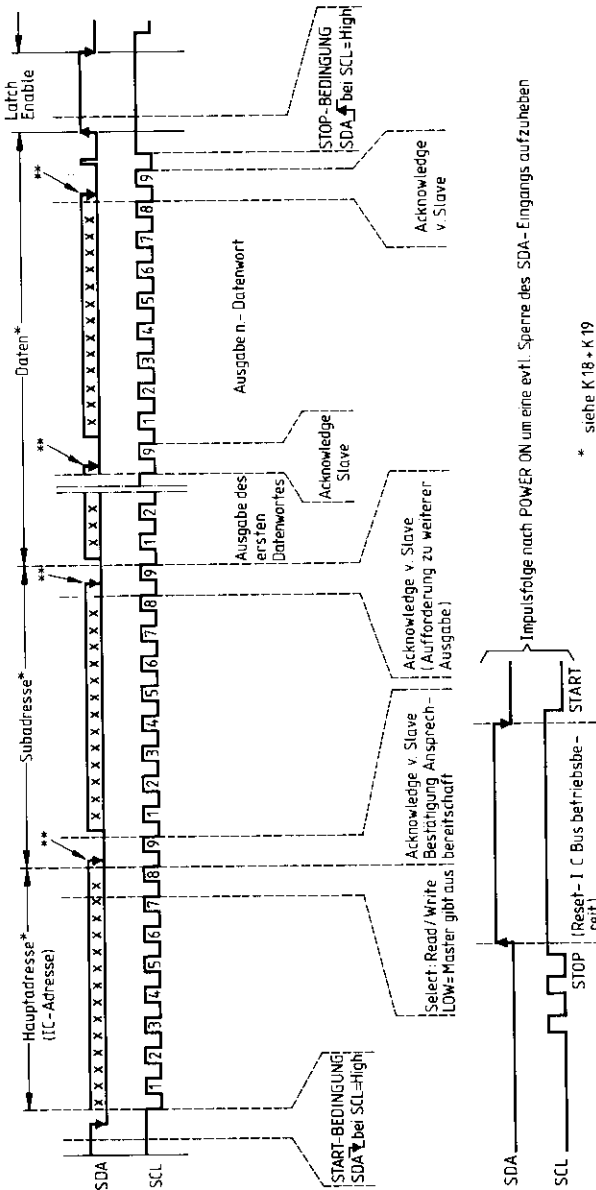
Typische Eingangsempfindlichkeit des Vorverstärkers bei  $T_0 = 25^\circ\text{C}$



Typische Eingangsempfindlichkeit des Vorverstärkers bei  $U_{DD} = 5\text{ V}$



Übertragungsprotokoll für I<sup>2</sup>C-Bus



\* siehe K18 + K19  
 \*\* Zustand "LOW" wird vom TBB 200 erzeugt

Übertragungsprotokoll für das Programmieren

**STATUS**

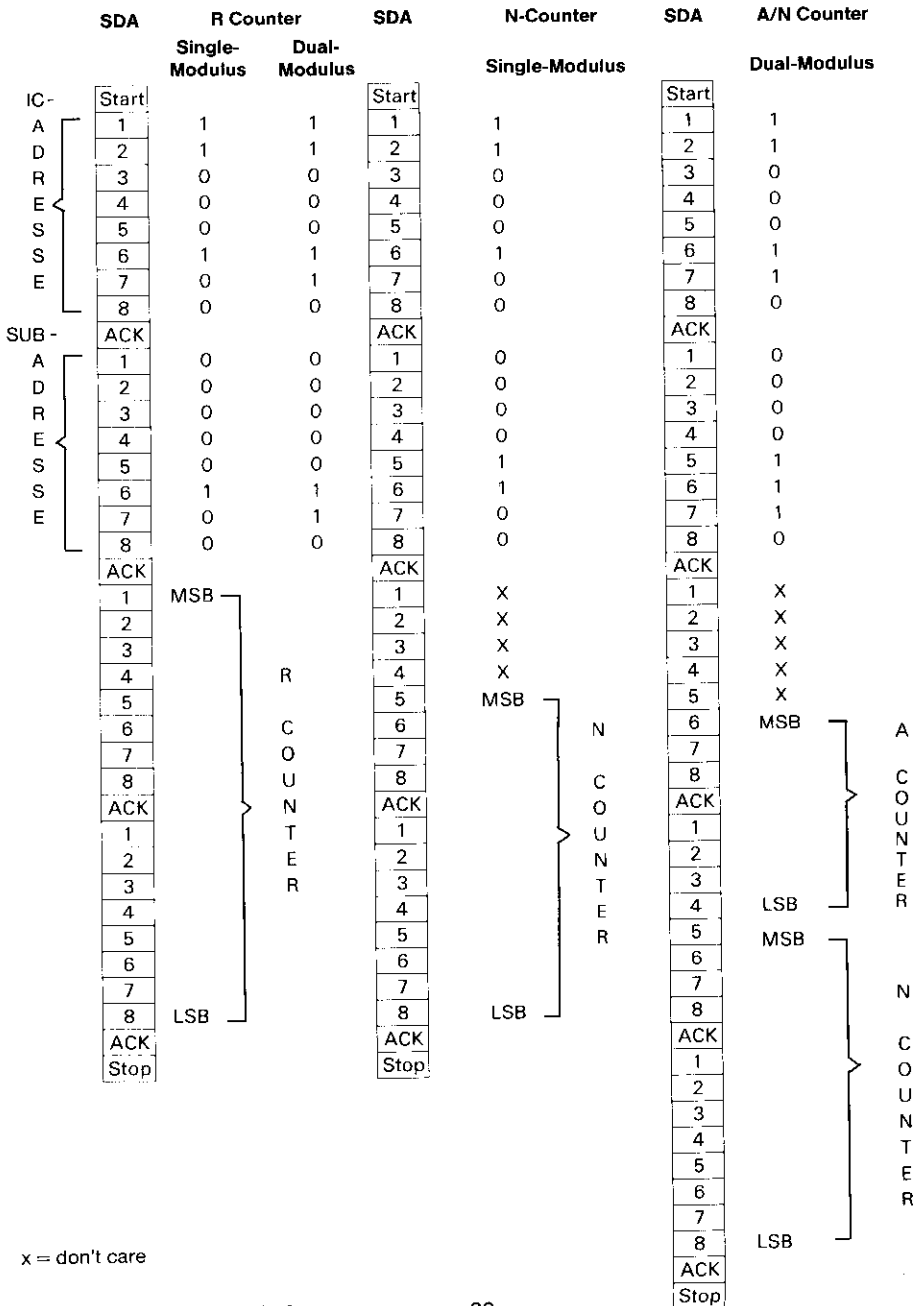
**SDA**                      **Single Modulus**    **Dual Modulus**

Start				
1	IC-	1	1	
2	A	1	1	
3	D	0	0	
4	R	0	0	
5	E	0	0	
6	S	1	1	
7	S	0	1	
8	E	0	0	
ACK				
1	SUB-	0	0	
2	A	0	0	
3	D	0	0	
4	R	0	0	
5	E	1	1	
6	S	0	0	
7	S	0	1	
8	E	0	0	
ACK				
1		PORT		<b>Statusbit</b>
2	S	Counter		0
3	T	FI, Ri		1
4	A	PD-Polarity		
5	T	PD-Current		
6	U	Voltage-Doubler Frequency		
7	S	Voltage-Doubler Status		
8		Modulus Output		
ACK				
Stop				

1) Standby: FVN, LD, MOD sind in H-Zustand, PD befindet sich im Tristate  
 2) PORT-Ausgangszustand



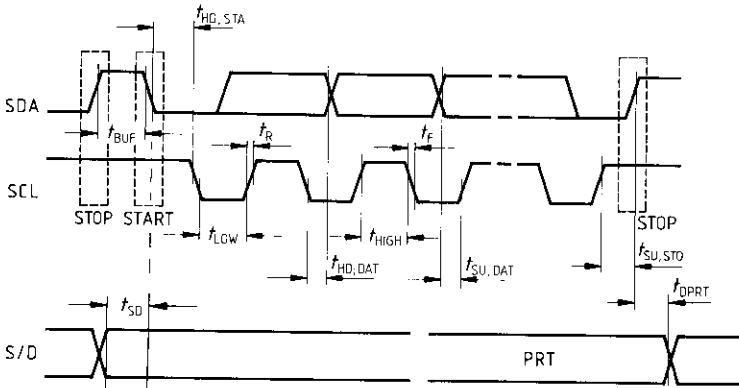
Übertragungsprotokoll für das Programmieren



Bezeichnung	Symbol	min.	max.	Einheit
Taktfrequenz	$f_{SCL}$	0	100	kHz
Haltezeit Daten zu SCL LOW	$t_{HD, DAT}$	0		$\mu s$
Inaktive Zeit vor neuem Übertragungsstart	$t_{BUF}$	4,7		$\mu s$
Haltezeit bei Startbedingung (nach dieser Zeit wird erster CLOCK-Impuls erzeugt)	$t_{HD, STA}$	4,0		$\mu s$
LOW-Phase des Taktes	$t_L$	4,7		$\mu s$
HIGH-Phase des Taktes	$t_H$	4,0		$\mu s$
Vorbereitungszeit für DATEN	$t_{SU, DAT}$	250		ns
Anstiegszeit für SDA- und SCL-Signal	$t_R$		1	$\mu s$
Abfallzeit für SDA- und SCL-Signal	$t_F$		300	ns
Vorbereitungszeit für SCL-Takt bei STOP-Bedingung	$t_{SU, STO}$	4,7		$\mu s$
Vorbereitungszeit für Status (S/D) Programmierung	$t_{SD}$	500		ns
Verzögerungszeit PRT gegenüber Stop-Bedingung	$t_{DPRT}$		500	ns

Alle Werte beziehen sich auf die spezifizierten Eingangspegel  $U_{IH}$  und  $U_{IL}$ .

### Impulsdiagramme für I<sup>2</sup>C-Bus, S/D, PRT

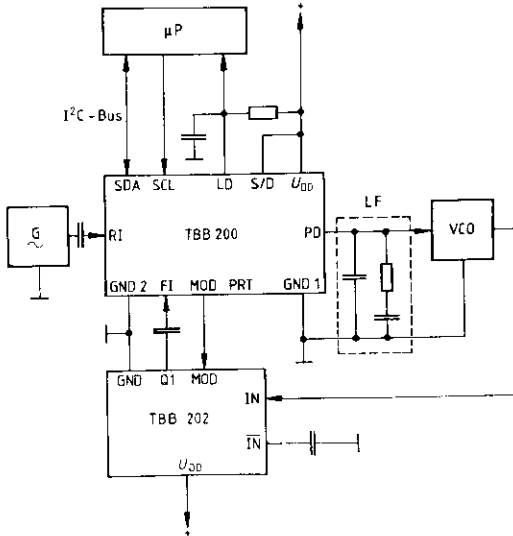


## Beschreibung einiger wichtiger Anschlüsse

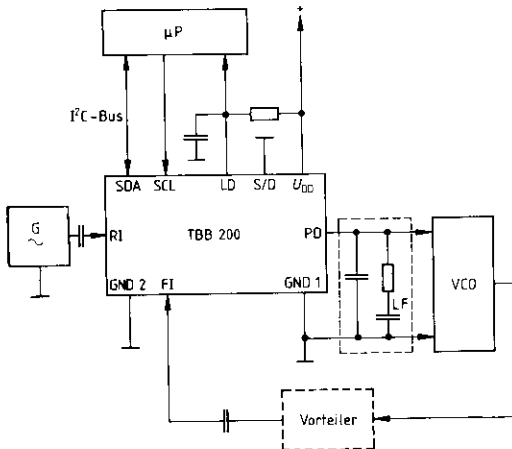
Anschluß	Symbol	Funktion	
2	RI	Eingang für 16 Bit R-Teiler (Referenz-Teiler). Der Eingang hat einen empfindlichen Vorverstärker. Bei kleinen Eingangssignalen ist eine AC-Kopplung vorzusehen, während bei großen Eingangssignalen eine DC-Kopplung möglich ist.	
3	S/D	Der S/D Eingang dient zur Einstellung von Single- oder Dual-Modulus Betrieb	
4	SDA	I <sup>2</sup> C-Bus Daten-eingang	jedes I <sup>2</sup> C-Bus Telegramm beginnt mit einem START-Signal und endet mit einem STOP-Signal. Mit dem Stop-Signal werden die empfangenen Daten in die Latches übernommen. Der IC quittiert den richtigen Empfang der IC-Adresse mit einem Acknowledge Impuls auf der Datenleitung.
5	SCL	I <sup>2</sup> C-Bus Takt-eingang	
6	PRT	PORT-Ausgang (push-pull), Zustand über BUS einstellbar, Daten werden mit STOP-Signal übernommen.	
7	MOD	<p>Modulus Control Ausgang für externen Dual Modulus Prescaler. Der Modulus Ausgang ist zu Beginn des Zyklus LOW. Wenn der A-Teiler seinen eingestellten Wert erreicht hat, geht MOD auf HIGH. Wenn der N-Teiler seinen eingestellten Wert erreicht hat, geht MOD wieder auf LOW, und der Zyklus beginnt von neuem.</p> <p>Wenn der Prescaler die Teilerfaktoren P bzw. P + 1 hat (P für MOD = H, P + 1 für MOD = L), dann ist der Gesamteilungsfaktor: <math>N \cdot P + A</math>. Der Wert des A-Teilers muß kleiner sein als der Wert des N-Teilers.</p> <p>Im Single-Modulus Betrieb und bei Standby Operation in Dual Mode Betrieb ist der Ausgang bei open-drain-Betrieb hochohmig und im push-pull Betrieb "Tri-State".</p>	
8	FI	Eingang mit hochempfindlichem Vorverstärker für 12-bit-N-Teiler und 7-bit-A-Teiler. Bei kleinen Eingangssignalen ist eine AC-Kopplung vorzusehen, während bei großen Eingangssignalen eine DC-Kopplung möglich ist.	
9	GND2	Masse des internen Vorverstärkers des Eingangs FI. Wird extern mit GND1 verbunden.	
10	FVN	Vergleichsfrequenz-Ausgang (open drain), das Ausgangssignal entspricht der durch das N Teilverhältnis geteilten Eingangsfrequenz FI	

Anschluß	Symbol	Funktion
12	PD	<p>Tri-State Charge Pump Ausgang.</p> <p>Die integrierten positiven und negativen Stromquellen können über den Bus bezüglich der Stromdichte programmiert werden. Die Aktivierung bzw. Deaktivierung hängt von der Phasenbeziehung der heruntergeteilten Eingangssignale FI:N, RI:R, ab. (siehe Impulsdiagramm Phasendetektor).</p> <p><math>f_v &lt; f_R</math> oder <math>f_v</math> nacheilend: P-Kanal Stromquelle aktiv  <math>f_v &gt; f_R</math> oder <math>f_v</math> voreilend: N-Kanal Stromquelle aktiv  <math>f_v = f_R</math> und PLL eingerastet: Stromquellen abgeschaltet,  Ausgang ist hochohmig (Tristate)</p> <p>Im Standby-Mode wird der Tri-State Zustand eingestellt. Über Status Bit PD-Polarity kann die Zuordnung der Stromquellen zu den Ausgangssignalen des Phasendetektors vertauscht werden, d. h. das Vorzeichen der Phasendetektorkonstante ist steuerbar.</p>
13	C	<p>Spannungsverdoppler-Ausgang.</p> <p>Der interne kapazitive Spannungsverdoppler arbeitet auf eine externe Kapazität an Anschluß 13 (C: + an Anschluß 11, – an Anschluß 13). Ein typischer Kapazitätswert ist 1...10 <math>\mu\text{F}</math>. Der Kondensator sollte geringe Leckströme haben. Wird der Spannungsverdoppler nicht benötigt, so ist Anschluß C mit GND1 zu verbinden. Anschluß 13 ist gleichzeitig Fußpunkt der N-Kanal Stromquelle des PD-Ausganges. Die Taktfrequenz des Wandlers wird über einen programmierbaren Teiler (:1, :2, :4) aus dem Signal an RI abgeleitet. Die interne Taktfrequenz sollte größer 2 MHz sein.</p>
14	LD	<p>Lock-Detekt Ausgang (open-drain).</p> <p>Unipolarer Ausgang des Phasendetektors in Form eines pulsweiten modulierten Signales. Im eingerasteten Zustand entspricht die LOW-Pulsweite dem Antibacklash-Impuls. Im Standby-Mode ist der Ausgang hochohmig.</p>

Anwendungsschaltungen

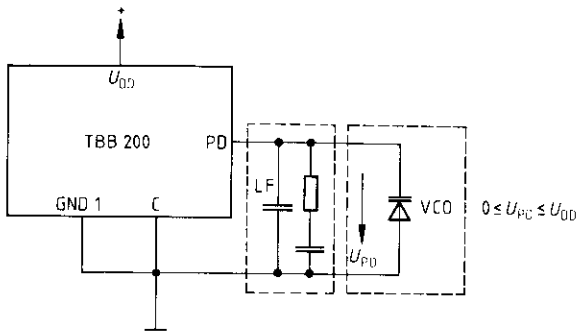


Betrieb: Dual-Modulus,  $f_{max} = 30$  MHz an FI

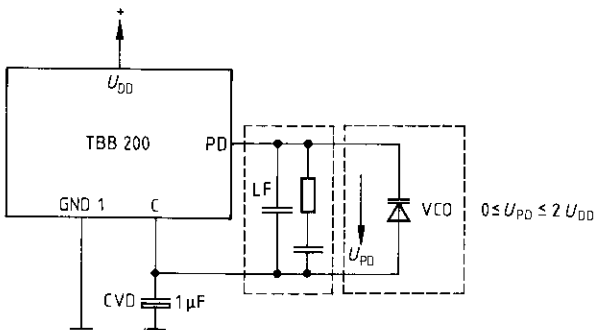


Betrieb: Single Modulus,  $f_{max} = 70$  MHz an FI  
 LF: Loopfilter

Anwendungsschaltung VCO-Ankopplung



Betrieb ohne Spannungsverdoppler (Status-Bit 7 = 0)



Betrieb mit Spannungsverdoppler (Status-Bit 7 = 1)

LF: Loopfilter

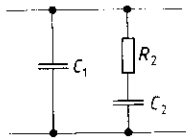
**Beispiel für Loopfilter Dimensionierung**

An die Loopfilter-Konfiguration werden folgende Anforderungen gestellt:

- a) die PLL soll sich wie ein PT2-Glied verhalten
- b) eine zusätzliche Zeitkonstante soll für eine effektive Dämpfung der referent-frequenten Linien im Spektrum sorgen.

Die abgebildete Anordnung genügt diesen Anforderungen.

**Loopfilter**



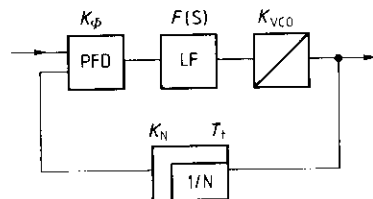
$$F(S) = \frac{1 + s\tau_2}{sC_1 (1 + s\tau_2 \frac{1}{K})} \tag{1}$$

$$\tau_2 = C_2 \cdot R_2$$

**Bild 1**

Diese Beschaltung entspricht nach Gardner /1/ einer PLL, **Typ 2, 3. Ordnung**. Die weitere Betrachtung dieses Regelkreises (**Bild 2**) erfolgt zweckmäßigerweise im Bodediagramm (**Bild 3**).

**Vollständiger Regelkreis mit dazugehörigem Frequenzgang des offenen Kreises**

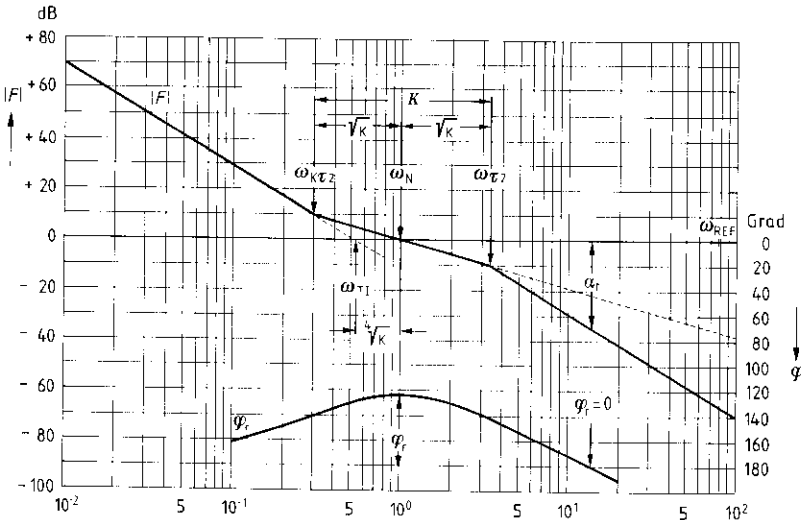


**Bild 2**

$$F_0 = \frac{K_{VCO} K_\phi K_N (1 + s\tau_2) e^{sT_f}}{s^2 C_1 (1 + s\tau_2 \frac{1}{K})}$$

$$K = \frac{C_2}{C_1} + 1$$

**Bodediagramm des offenen Regelkreises normiert auf  $\omega_N = 1$**



**Bild 3**

In diesem Diagramm gibt es einen ausgezeichneten Punkt  $\omega_N$ , in dem der wahre Verlauf die asymptotische Amplitudenkennlinie schneidet. Zudem erreicht der Phasenrand  $\varphi_f$  sein Maximum genau bei dieser Frequenz, die sich zu  $\omega_N = \sqrt{\omega_{T2} \cdot \omega_{KT2}}$  (3)

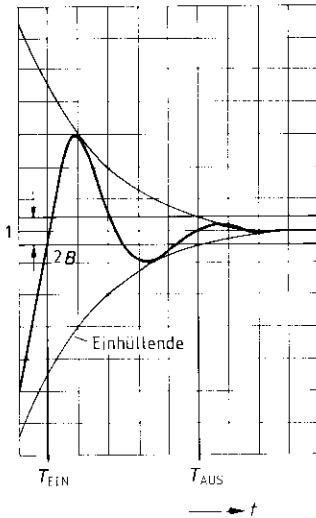
berechnet. In der Umgebung dieses Punktes verläuft die Amplitudenkennlinie näherungsweise mit einer Steigerung von 20 dB/Dec. Es besteht also die Möglichkeit, den Regelkreis mit den PT2-Parametern Dämpfung  $d$  und Eigenkreisfrequenz  $\omega_N$  zu beschreiben. Um im Punkt  $\omega_N$  den erforderlichen Phasenrand zu erhalten, wird das Verhältnis  $K$  (s. Bild 2) der Zeitkonstante variiert.

Anwendungsbedingt interessiert vielfach, nach welcher Zeit  $t$  bei einem Frequenzsprung ein vorgegebenes Toleranzband  $B$  erreicht und nicht wieder verlassen wird. Zu diesem Zweck wird die Sprungantwort eines PT2-Gliedes mit  $d < 1$  analysiert.



### Einschwingvorgang

Anwendungsbedingt interessiert vielfach, nach welcher Zeit  $t$  bei einem Frequenzsprung ein vorgegebenes Toleranzband  $B$  erreicht und nicht wieder verlassen wird. Zu diesem Zweck wird die Sprungantwort eines PT2-Gliedes mit  $d < 1$  analysiert.



$$h(t) = M \left[ 1 + \frac{e^{-\sigma_N t}}{\sqrt{1-d^2}} \sin(\sqrt{1-d^2} \omega_N t + \varphi) \right] \quad (4)$$

**Bild 4**

Aus diesen Betrachtungen resultieren die Berechnungsformeln für das Loopfilter. Die Vorgaben bestehen aus gewähltem Dämpfungsfaktor  $d$ , Ausregelzeit  $T_{aus}$  und dem Toleranzband  $B$ . Aus diesen Vorgaben läßt sich die Eigenkreisfrequenz  $\omega_N$  berechnen.

$$\omega_N = \frac{-\ln(B\sqrt{1-d^2})}{d \cdot T_{\text{aus}}} \quad (5)$$

$$A = \text{tg}\left(\frac{\omega_N}{\omega_{\text{REF}}} + \arctan(2d)\right) \quad (6)$$

$$K = (A + \sqrt{A^2 + 1})^2 \quad (7)$$

Für den Fall,  $\omega_N \ll \omega_{\text{REF}}$  vereinfacht sich die Beziehung 7 zu

$$K = (2d + \sqrt{4d^2 + 1})^2 \quad (7a)$$

Sind die Parameter  $K_\Phi$ ,  $K_{\text{VCO}}$  und  $N$  bekannt, so lassen sich die Loopfilterelemente  $C_1$ ,  $C_2$  und  $R_2$  berechnen.

$$C_1 = \frac{K_{\text{VCO}} \cdot K_\Phi}{N \cdot \omega_N^2 \cdot \sqrt{K}} \quad (8)$$

$$C_2 = (K - 1) C_1 \quad (9)$$

$$R_2 = \frac{\sqrt{K}}{\omega_N \cdot C_2} \quad (10)$$

### Anwendungsbeispiel für Loopfilter entsprechend Bild 1

Der Frequenzbereich soll in Schritten von 25 kHz mit halbem Kanalversatz durchgestimmt werden. Die Referenzfrequenz wird daher zu  $f_{\text{REF}} = 12,5$  kHz bestimmt. Die ZF-Bandbreite beträgt 6 kHz. Bei einem Kanalsprung soll sich die Oszillatorfrequenz in der vorgegebenen Zeit  $t = 10$  ms der Endfrequenz so weit genähert haben, daß der Kanal auswertbar ist. Das Toleranzband wird zu  $\frac{1}{4}$  der ZF-Bandbreite gewählt.

$$B = \frac{1,5 \text{ kHz}}{25 \text{ kHz}} = 0,06$$

$$\text{Phasendedektorkonstante } K_{\phi} = \frac{I}{2\pi} = 0,398 \frac{\text{mA}}{\text{rad}}$$

$$\text{VCO-Konstante } K_{\text{VCO}} = 5,03 \cdot 10^6 \frac{\text{rad}}{\text{Vs}}$$

$$d = d_{\text{opt}} = 0,7$$

$$f_{\text{min}} = 900,0125 \text{ MHz}$$

$$f_{\text{max}} = 900,9875 \text{ MHz}$$

$$N_{\text{min}} = \frac{f_{\text{min}}}{f_{\text{REF}}} = 72001$$

$$N_{\text{max}} = \frac{f_{\text{max}}}{f_{\text{REF}}} = 72079$$

Die PLL soll für den mittleren Teilungsfaktor  $\bar{N}$  ausgelegt werden:

$$\bar{N} = \sqrt{N_{\text{max}} \cdot N_{\text{min}}} = 72040$$

$$\omega_N = \frac{-\ln(B\sqrt{1-d^2})}{d \cdot T_{\text{aus}}} = 450 \text{ 1/s}$$

$$A = \tan\left(\frac{\omega_N}{\omega_{\text{REF}}}\right) + \arctan(2d)$$

$$K = (A + \sqrt{A^2 + 1})^2 = 9,9$$

$$C_1 = \frac{K_{\phi} \cdot K_{\text{VCO}}}{N \cdot \omega_N^2 \cdot \sqrt{K}} = 43,5 \text{ nF} \quad \text{gewählt } 43 \text{ nF}$$

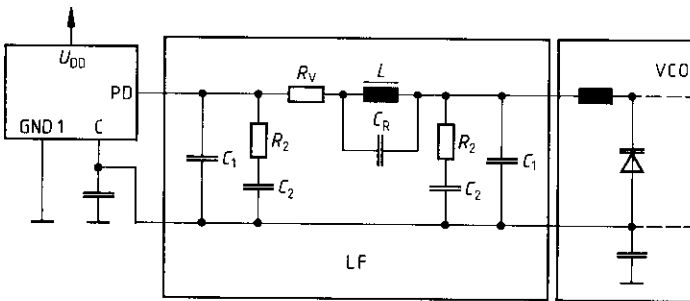
$$C_2 = (K - 1) C_1 = 387,2 \text{ nF} \quad \text{gewählt } 390 \text{ nF}$$

$$R_2 = \frac{\sqrt{K}}{\omega_N \cdot C_2} = 17,9 \text{ k}\Omega \quad \text{gewählt } 17,8 \text{ k}\Omega$$

### Loopfilter höherer Ordnung

Aufgrund scharfer Forderungen bezüglich des Phasenrauschens ist häufig ein Filter höherer Ordnung nötig. Das einfache 3-Elementfilter wird in zwei gleiche Teile zerlegt und durch die Zusatzelemente  $R_V$ ,  $L$ ,  $C_R$  verbunden.

### Loopfilter



**Bild 5**

Es lassen sich durch Verwendung von  $R_V$  und  $L$  zusätzliche Eckfrequenzen in das Bodediagramm einfügen, nimmt man  $C_R$  hinzu, so lassen sich gezielt Spektralanteile unterdrücken, wie z. B. die Referenzfrequenzen oder deren Vielfache. Ein Programm zur Optimierung dieses Filters ist für AT/XT-kompatible PCs verfügbar.

### Zeichenerklärung:

PFD	Phase Frequency Detector
$N$	Teilerzahl
$f_{VCO}$	VCO-Frequenz
$K_N$	Übertragungsfaktor des Teilers
$K_D$	Übertragungsfaktor des PFD
$K_{VCO}$	Übertragungsfaktor des VCO
$T_t$	Totzeit
$f_{REF}$	Referenzfrequenz
$F_O$	Frequenzgang des offenen Regelkreises
$K$	Verhältnis der Zeitkonstanten
$B$	Toleranzband
$T_{aus}$	Ausregelzeit
$d$	Dämpfungsfaktor
$\omega_N$	Eigenkreisfrequenz des Regelkreises
$I$	Ausgangsstrom des Phasendetektors

**Literatur:** Gardner, Floyd: Charge-Pump Phase Locked Loops IEEE Vol. COM-28, 11.80